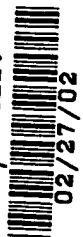


CERTIFIED COPY OF  
PRIORITY DOCUMENT

本 国 特 許 庁  
JAPAN PATENT OFFICE

2#2  
Jc872 U.S. PTO  
10/084123



別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出 願 年 月 日

Date of Application: 2001年 2月28日

出 願 番 号

Application Number: 特願2001-053555

[ ST.10/C ]:

[ JP2001-053555 ]

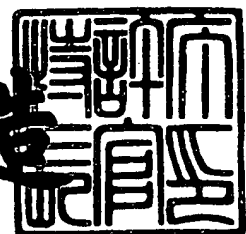
出 願 人

Applicant(s): 松下電器産業株式会社

2002年 1月29日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3002514

【書類名】 特許願  
 【整理番号】 2033830009  
 【提出日】 平成13年 2月28日  
 【あて先】 特許庁長官 殿  
 【国際特許分類】 H04N 5/335  
 H01L 27/148

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 菰刈 寛仁

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 森中 康弘

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 藤井 俊哉

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 猪熊 一行

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置とその駆動方法

【特許請求の範囲】

【請求項 1】 ブロック分割された撮像部と、ブロック毎の読み出しアンプとを備えた並列読み出し可能な固体撮像装置であって、

インプットソースと、

前記読み出しアンプの出力補正用のマーカ信号を生成するためのマーカ信号生成部とを更に備え、

前記マーカ信号生成部は、前記インプットソースの電位に応じた量の電荷を蓄積するためのキャパシタで構成されたマーカ電荷蓄積部を有し、

前記マーカ信号生成部で生成した同一電荷量のマーカ信号を、互いに隣接する 2 ブロックの各々の読み出しアンプを介して読み出すように構成されたことを特徴とする固体撮像装置。

【請求項 2】 請求項 1 記載の固体撮像装置において、

前記ブロック毎の読み出しアンプにそれぞれ結合されたブロック毎の水平 CCD を更に備え、

前記撮像部は前記マーカ信号生成部と前記ブロック毎の水平 CCD との間に位置し、かつ前記マーカ信号生成部及び前記撮像部に複数の垂直 CCD が設けられ、

前記マーカ信号生成部で生成した同一電荷量のマーカ信号を、互いに隣接する 2 ブロックの各々の垂直 CCD、水平 CCD 及び読み出しアンプを順次介して読み出すように構成されたことを特徴とする固体撮像装置。

【請求項 3】 請求項 1 記載の固体撮像装置において、

前記マーカ信号生成部は遮光されていることを特徴とする固体撮像装置。

【請求項 4】 請求項 1 記載の固体撮像装置において、

各々単位電荷量を有する複数のマーカ信号を加算するための手段を更に備えたことを特徴とする固体撮像装置。

【請求項 5】 請求項 1 記載の固体撮像装置において、

前記インプットソースの電位を変更するための手段を更に備えたことを特徴と

する固体撮像装置。

【請求項 6】 請求項 1 記載の固体撮像装置において、

前記マーカ-信号生成部の垂直 C C D の幅は、前記撮像部の垂直 C C D の幅以下であることを特徴とする固体撮像装置。

【請求項 7】 請求項 1 記載の固体撮像装置において、

前記マーカ-信号を記録するためのマーカ-信号メモリと、

前記マーカ-信号メモリの記録に従って前記読み出しアンプの画像出力を補正するための補正回路とを更に備えたことを特徴とする固体撮像装置。

【請求項 8】 請求項 7 記載の固体撮像装置において、

前記補正回路は、前記画像出力の区間毎の線形変換により非線形補正を達成するように構成されたことを特徴とする固体撮像装置。

【請求項 9】 ブロック分割された撮像部と、ブロック毎の読み出しアンプとを備えた並列読み出し可能な固体撮像装置の駆動方法であって、

前記読み出しアンプの出力補正用のマーカ-信号を生成するステップと、

前記生成した同一電荷量のマーカ-信号を、互いに隣接する 2 ブロックの各々の読み出しアンプを介して読み出すステップと、

各々単位電荷量を有する複数のマーカ-信号を加算することで他のマーカ-信号を生成するステップとを備えたことを特徴とする固体撮像装置の駆動方法。

【請求項 1 0】 請求項 9 記載の固体撮像装置の駆動方法において、

前記マーカ-信号の加算を垂直 C C D 内において実行することを特徴とする固体撮像装置の駆動方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、撮像部をブロック分割した並列読み出し可能な固体撮像装置とその駆動方法に関するものである。

【 0 0 0 2 】

【従来の技術】

セキュリティ分野及びデジタルスチルカメラ分野において、高精細な撮像と高

速な読み出しとを同時に実現するために、並列読み出し形固体撮像装置が要望されている。この種の撮像装置では、複数の出力間のばらつきを補正することが必要である。

#### 【0003】

高速読み出し動作を実現する複数の水平CCDを用いた先例として、特開昭60-157800号公報（従来例1）の並列読み出し形固体撮像装置が知られている。また、出力信号ばらつきの補正方法として、特開平2-78382号公報（従来例2）及び特開平4-96480号公報（従来例3）の技術が知られている。

#### 【0004】

##### 【発明が解決しようとする課題】

上記従来例1の技術では、信号電荷が水平CCDの中心から水平CCDの両端に向かう、つまり互いに逆方向に転送される構成となっており、読み出し位置は最大値が4隅に限定されるため、これ以上の分割による高速化は実現できない。

#### 【0005】

一方、上記従来例2及び3の技術では、2チャンネル以上の水平CCDからの出力特性の補正に関して記載されているものの、水平CCDの構成は垂直転送方向に複数チャンネル並べられた構造であり、大面積な撮像部から信号電荷を読み出す際、少なくとも水平方向の画素分、水平CCDの転送段数を用意しておく必要があるため、水平方向の転送には時間を要する。

#### 【0006】

これに対し、撮像部を短冊形にブロック分割し、各ブロックに水平CCDを設けて並列に出力すれば、水平方向の転送段数を少なくする構成がとれるため動作速度は向上する。しかしながら、上記従来例2及び3の技術では出力信号ばらつきを補正することは不可能であった。

#### 【0007】

本発明の目的は、撮像部をブロック分割した構成において、ブロック間の再生画像を均質にするための補正信号（以下、マーカー信号という。）をマーカー信号生成部において生成し、このマーカー信号を利用してブロック間の出力特性の

ばらつきを補正するための固体撮像装置の構成とその駆動方法とを実現することにある。

【0008】

【課題を解決するための手段】

本発明によれば、ブロック分割された撮像部と、ブロック毎の読み出しアンプとを備えた並列読み出し可能な固体撮像装置において、インプットソースと、読み出しアンプの出力補正用のマーカー信号を生成するためのマーカー信号生成部とを更に備え、マーカー信号生成部は、インプットソースの電位に応じた量の電荷を蓄積するためのキャパシタで構成されたマーカー電荷蓄積部を有し、当該マーカー信号生成部で生成した同一電荷量のマーカー信号を、互いに隣接する2ブロックの各々の読み出しアンプを介して読み出すように構成する。

【0009】

例えば、撮像部を短冊形にブロック分割した並列読み出し可能な固体撮像装置において撮像部の上部にマーカー信号生成部を設け、このマーカー信号生成部で生成したマーカー信号を、撮像部を通じて各ブロック下部の水平CCDより読み出す。

【0010】

本発明では、並列読み出し可能な固体撮像装置において各ブロックの撮像部の上部にマーカー信号生成部を設け、撮像部を通じて、下部の水平CCDより補正信号を読み出す機能を組み込み、同一電荷量を有したマーカー信号をマーカー電荷蓄積部からフレーム周期あるいはフィールド周期で隣り合うブロックの出力として交互に読み出し、後段の補正回路を用いてアンプの入出力特性のばらつきの校正を行い、ブロック間での境界部の目立ちを無くする作用を実現する。

【0011】

【発明の実施の形態】

以下、本発明の実施形態について図面を用いて詳細に説明する。

【0012】

〔実施形態1〕

図1に示すのは、CCDを用いた4ブロック構成の並列出力構成例である。マ



ーカー信号生成部 1 0 2 において隣接するブロックの境界でマーカ信号を生成し、隣接する 2 つのブロックに周期的に振り分けるための構造と駆動方法に関して説明する。図 1 の固体撮像装置 1 0 0 は、インプソース (IS) 1 0 1、マーカ信号生成部 1 0 2、マーカ電荷蓄積部 (キャパシタ) 1 0 4 と、撮像部をなすブロック A ~ D (1 0 6 ~ 1 0 9) と、水平 CCD 1 1 0 ~ 1 1 3 と、読み出しアンプ (信号電荷検出部) 1 3 0 とから構成される。マーカ信号生成部 1 0 2 は、マーカ電荷蓄積部 1 0 4 と垂直 CCD 1 1 4, 1 1 5 から構成される。

## 【 0 0 1 3 】

垂直 CCD の上端に p n 接合で形成されたインプソース 1 0 1 を設け、一方の不純物層への印加電圧を制御することで、マーカ信号生成部 1 0 2 の垂直 CCD 1 1 4, 1 1 5 に流し込む電荷量をコントロールする。ブロック A とブロック B との境界の撮像部 1 0 3 に近いマーカ信号生成部 1 0 2 においては、撮像部 1 0 3 の P D (Photo Diode) に相当するマーカ電荷蓄積部 1 0 4 を用いて、一度、マーカ信号を蓄え、次に、これをフィールド単位、フレーム単位にて、左右のブロックに交互に読み出す。

## 【 0 0 1 4 】

水平 CCD の読み出しアンプとして一般的に用いられる F D A (Floating Diffusion Amplifier) とそのソースホロアを、図 2 の信号電荷検出部等価回路に示す。検出容量 1 3 1、浮遊容量 1 3 2、ドライブトランジスタ 1 3 3、負荷トランジスタ 1 3 4、ゲート電圧 1 3 5、入力端子 1 3 6 と出力端子 1 3 7 から構成される。同じ設計条件、同じプロセスを用いた場合にも、入出力特性はばらつきをもつ。このばらつきの原因は、検出容量 1 3 1 自体のばらつき、配線に関わる浮遊容量 1 3 2 のばらつき、ソースフォロアアンプ (ドライブトランジスタ 1 3 3、負荷トランジスタ 1 3 4、ゲート電圧 1 3 5) の  $g_m$  値のばらつき等、多種多様であり、全ての要因を完全に揃えて入出力特性を均一に揃えることは困難である。読み出しアンプ間において絶対値の校正を行うため、既知の信号電荷量を有するマーカ信号をマーカ信号生成部 1 0 2 内にて生成し、これを利用することで、各読み出しアンプ 1 3 0 の入出力特性を補正することが必須となる。

## 【 0 0 1 5 】

図 3 A ~ C に、ポリシリコンの実体配線の平面図を示し、図 3 A から図 3 C にかけて、1 層目、2 層目及び 3 層目の各ポリシリコン形成過程を時系列で示す。なお、図示していないが、マーカー電荷蓄積部 1 0 4 は上部を金属遮光膜で覆い、入射光の影響を受けないよう考慮している。

## 【 0 0 1 6 】

先に述べたように、マーカー電荷蓄積部 1 0 4 には、予めマーカー信号を蓄えておく必要がある。図 4 のタイミングチャート図を用いて、マーカー信号の生成方法を説明する。

## 【 0 0 1 7 】

垂直 CCD は、マーカー信号生成部 1 0 2 においては  $\phi V\_LST$ 、 $\phi V4\_B$ 、 $\phi V3\_B$ 、 $\phi V2\_B$ 、 $\phi V1\_B$  の 4 相ゲートで、撮像部 1 0 3 のブロック A ~ D においては  $\phi V4\_A$ 、 $\phi V3\_A$ 、 $\phi V2\_A$ 、 $\phi V1\_A$  の 4 相ゲートでそれぞれ構成される。図 4 には、初期状態、電荷注入、T - 1 から T - 1 6 1 までの連続動作と、フィールド A における読み出し A、T - A 1、フィールド B における読み出し B、T - B 1 についてそれぞれ記載している。

## 【 0 0 1 8 】

まず、電荷注入のタイミングでインプットソース 1 0 1 から  $\phi V\_LST$  のゲートをオン (0 V) し、電荷を垂直 CCD に流し込んでおく。同時に、 $\phi V1\_B$ 、 $\phi V3\_B$  には 1 5 V の電圧を印加しておく。

## 【 0 0 1 9 】

$\phi V\_LST$  のゲート電圧がインプットソース 1 0 1 に対して十分な電位を持ったため、信号電荷はインプットソース 1 0 1 から垂直 CCD を通じてマーカー電荷蓄積部 1 0 4 内に流れ込み、インプットソース 1 0 1 とマーカー電荷蓄積部 1 0 4 の電位は同一となる。つまり、マーカー電荷蓄積部 1 0 4 の蓄積電荷量はインプットソース 1 0 1 の電位でコントロールされることとなる。次に T - 1 のタイミングで  $\phi V1\_B$ 、 $\phi V3\_B$  の読み出しゲートを閉じ、 $\phi V\_LST$  のゲートをオフ (-8 V) する。つづいて、T - 1 から T - 1 6 1 までのタイミングで Low (-8 V)、High (0 V) のパルスを与え、マーカー信号生成部 1

02から撮像部103まで電荷転送を行い、マーカー電荷蓄積部104に隣接する垂直CCD内の電荷を掃き出す。一連のポテンシャルの時系列変化を図5A及びBのT-1からT-161までに示す。以上の過程を通じて、マーカー電荷蓄積部104にマーカー信号が用意されたことになる。

#### 【0020】

マーカー電荷蓄積部104に蓄えられたマーカー信号は、フィールドAでは読み出しAのタイミングで左側に隣接する垂直CCD114に読み出され、フィールドBでは読み出しBのタイミングで右側に隣接する垂直CCD115に読み出される。このあと、T-1からT-161までの転送動作が行われる。このマーカー電荷蓄積部104が分割されたブロックの境界に位置するものについては、フィールドAでは左側のブロックAから、フィールドBでは逆に右側のブロックBから、同一電荷量のマーカー信号が読み出されることになる。

#### 【0021】

各単位画素はマーカー信号を得るためのマーカー電荷蓄積部104と左右に隣接する垂直CCD114, 115からなっていることは前述した。ここでは、信号電荷を転送するための3層のポリシリコンゲートを垂直CCD114, 115に用いた場合を想定しているが、垂直CCD上の各電極に個別にコンタクトをとっても、あるいは、更にポリシリコンの層数を増やす、あるいは減らす等の構成を用いても何ら問題はない。

#### 【0022】

また、垂直CCDの左右に読み出すタイミングの周期はフレーム毎でもよいし、フィールド毎でも良い。更に、説明では4相クロックを用いたが、読み出しゲートの相数を増やし、垂直方向に隣接する2画素の4つの読み出しゲートをそれぞれ独立のタイミングで動作（6相駆動）させても、1水平ライン毎に左右のブロックに振り分けて読み出すことは可能である。

#### 【0023】

以上のように、マーカー信号を両ブロック間のアンプ特性の補正に利用することにより、隣接ブロック間で入力信号レベルの絶対値を一致させた基準補正マーカー信号を利用することが可能となり、後処理としての入出力特性の校正を精度

良く行うことができる。

【0024】

〔実施形態2〕

次に、インプットソース電位は一定のままで複数のマーカ信号を生成する方法について説明する。より具体的には、マーカ信号生成部102の垂直CCD内に作られる電荷転送用パケットを用いてマーカ信号を生成し、これをブロック分割された撮像部103のブロック境界部の垂直CCD114, 115内で加算すれば、複数のマーカ信号を一度に得ることができるわけである。この動作は、本実施形態に示すように、前述のマーカ電荷蓄積部104を経由させずとも良く、垂直CCD114, 115のみを用いても実現することができる。しかしながら、ブロック間においてより均質なマーカ信号を生成するためには、実施形態1で示したように、マーカ電荷蓄積部104に一旦蓄えてから、これを読み出す際に、本実施形態で示すように加算手段を用いるのが良い。

【0025】

図1に示すように、個別の垂直CCD（例えば114, 115）において、マーカ信号生成部102では $\phi V4\_B$ 、 $\phi V3\_B$ 、 $\phi V2\_B$ 、 $\phi V1\_B$ の4相ゲートを、撮像部103では $\phi V4\_A$ 、 $\phi V3\_A$ 、 $\phi V2\_A$ 、 $\phi V1\_A$ の4相ゲートを、インプットソース101とマーカ信号生成部102の間では独立ゲート $\phi V\_LST$ をそれぞれ用いる。

【0026】

実施形態1と同様の手法にて、各ブロック内において、垂直CCDの上端に設けられたインプットソース101より電位コントロールされた信号電荷を垂直CCD114, 115に流し込む。図6には、 $T=t_0$ に示す、独立に運ばれてきたマーカ信号 $Q$ ,  $Q$ ,  $Q$ を $T=t_1$ から $t_3$ に示すように、マーカ信号生成部102と撮像部103との境界部で加算し、それぞれのタイミングで、 $Q$ ,  $2Q$ ,  $3Q$ を生成する様子を示している。なお、マーカ信号生成部102と撮像部103のPD以外の部分とは、金属遮光膜140で覆われている。ここで、 $Q$ ,  $2Q$ ,  $3Q$ のマーカ信号をそれぞれ独立に、順次出力すれば、図7に示すような複数のマーカ信号を出力することができる。ここで、黒丸はブロックA出

力、白丸はブロック B 出力を示す。この複数のマーカー信号は、1 フィールドで生成しても、あるいは数フィールドに渡って生成しても良いことは自明である。この加算動作は、垂直 CCD から水平 CCD への電荷転送時に実施しても良い。

## 【 0 0 2 7 】

マーカー信号生成部 1 0 2 と撮像部 1 0 3 との境界部で加算する実施形態を、図 8 のタイミングチャート、図 9 A 及び B のポテンシャル図に時系列で示す。

## 【 0 0 2 8 】

図 8 を用いて、Q の生成に関して説明する。マーカー信号生成部 1 0 2 内の動作に関しては、初期状態、電荷注入、T - 1 から T - 1 6 1 までの連続動作で示す。この間、ブロック分割された撮像部 1 0 3、例えばブロック A、ブロック B の垂直 CCD はパケットを生成したまま静止状態を保つ。更に、T - 1 6 2 から T - 1 7 0 まででは、逆に、マーカー信号生成部 1 0 2 内の動作が静止し、ブロック分割された撮像部、例えばブロック A、ブロック B の垂直 CCD が転送動作を行う。

## 【 0 0 2 9 】

ここで、T - 1 6 2 から T - 1 7 0 までの動作を 1 回行う間に、初期状態から電荷注入、T - 1 から T - 1 6 1 までの一連の動作を 2 回行えば 2 Q のマーカー信号を、3 回行えば 3 Q のマーカー信号をそれぞれ生成することができる。

## 【 0 0 3 0 】

なお、以上の動作を行うタイミング周期はフレーム毎でもよいし、フィールド毎でも良い。更に、説明では 4 相クロックを用いたが、読み出しゲートの相数を増やし、垂直方向に隣接する 2 画素の 4 つの読み出しゲートをそれぞれ独立のタイミングで動作（6 相駆動）させても、1 水平ライン毎に左右のブロックに振り分けて読み出すことは可能である。

## 【 0 0 3 1 】

あるいは、実施形態 1 で示したような各キャパシタを用いてマーカー信号をキャパシタの個数分、予め生成しておき、垂直 CCD 内を順次転送される信号電荷パケットが読み出し位置に来ると、そのパケットにキャパシタからマーカー信号を読み出し、このマーカー信号は垂直 CCD によって 2 番目のキャパシタ位置に

転送され、前記 2 番目のキャパシタ位置にあったマーカ-信号をこのパケットに重ねて読み出すことで、垂直方向において異なる位置のキャパシタに蓄積されていたマーカ-信号を次々と加算して読み出すことも可能である。

## 【 0 0 3 2 】

## 〔実施形態 3〕

図 1 0 に、図 5 A 及び B、図 9 A 及び B の電荷注入時において  $\phi V 4\_B$ 、 $\phi V 3\_B$ 、 $\phi V 2\_B$ 、 $\phi V 1\_B$  を High (0 V) にした場合のインプットソース 1 0 1 と、それに繋がる垂直 CCD 内の各ゲート下のポテンシャルを示す。インプットソース 1 0 1 の電位  $V_{IS}$  を変化させることで、実施形態 1、2 に示した垂直 CCD 内に生成する電荷の総量を任意にコントロールすることができる。 $\phi V\_LST$  への印加電圧を十分大きくとり、ゲート下のチャネル電位が  $\phi V 4\_B$ 、 $\phi V 3\_B$ 、 $\phi V 2\_B$ 、 $\phi V 1\_B$  下のチャネル電位よりも大きい場合には、インプットソース 1 0 1 の電位  $V_{IS}$  で  $\phi V 4\_B$ 、 $\phi V 3\_B$ 、 $\phi V 2\_B$ 、 $\phi V 1\_B$  下の電荷をコントロールすることが可能となる。実施形態 1 又は 2 で示した駆動方法と組み合わせれば、更に大きさの異なる多くのマーカ-信号を取り扱え、より細かな入出力特性の校正が可能となる。

## 【 0 0 3 3 】

## 〔実施形態 4〕

図 1 1 に、マーカ-信号生成部 1 0 2 と撮像部 1 0 3 との境界部における 1 ブロックの構成例を示す。図では、便宜上、それぞれ、垂直方向に 3 画素ずつ、水平方向に 7 画素を示しているが、これの数値に限定されるものではない。マーカ-信号生成部 1 0 2 の垂直 CCD 2 0 1、2 0 3 と撮像部 1 0 3 の垂直 CCD 2 0 2、2 0 4 とは互いに繋がっており、マーカ-信号生成部 1 0 2 から撮像部 1 0 3 にマーカ-信号を転送することが可能となっている。マーカ-信号生成部 1 0 2 内では、水平方向において垂直 CCD 2 0 1、2 0 3 の幅を数種類に渡って変化させている。加算側である撮像部 1 0 3 の垂直 CCD 2 0 2、2 0 4 の幅を、マーカ-信号生成部 1 0 2 の垂直 CCD 2 0 1、2 0 3 の幅よりも広くしておくこと、垂直方向の転送劣化を生じることなく、数種類の信号電荷を同時に発生させることが可能となる。

## 【 0 0 3 4 】

図 1 1 に示した例では、垂直 CCD 2 0 1, 2 0 3 の幅は  $0.45 \mu\text{m}$  から  $1.4 \mu\text{m}$  まで大きくしている。本実施形態では、マーカ信号が含まれる 1 水平ラインを読み出す際、7 種類のマーカ信号を読み出すことができる。更に実施形態 1, 2, 3 と組み合わせ、垂直方向においては、撮像部 1 0 3 との境界で加算するパケット数を 2, 3 と増やすことで、信号電荷量の種類も 2 倍、3 倍と増やすことが可能となる。したがって、図 7 の例より一層細かなマーカ信号の生成が可能となる。

## 【 0 0 3 5 】

## 〔実施形態 5〕

図 1 2 に本素子とその後段に補正回路を用いた回路構成の一例を示す。図では撮像部を 4 つのブロックに分割した例を用いているが、その分割数はこれに限定されるものではない。

## 【 0 0 3 6 】

一例として、ブロック A 及び B からの信号の補正に関して、以下、説明する。各水平 CCD 1 1 0, 1 1 1 から読み出しアンプ 1 3 0 を介して出力されたマーカ信号は、マーカ信号メモリ 3 0 1 の内部に設けられたテーブル（図示せず）に蓄積され、補正回路 3 0 2 によってブロック間のアンプ特性ばらつきに起因する信号ばらつきが補正される。その後、画像合成回路 3 0 3 によって 1 枚の画像として再生して画像出力 3 0 4 される。

## 【 0 0 3 7 】

ここでは、補正回路 3 0 2 で用いる補正式の一例を示す。次に示す補正式の一部あるいは全部を用いて入出力特性を合わせ込み、4 つの出力特性を揃えることが可能となる。

## 【 0 0 3 8 】

以下、入力レンジに対する補正区間を 4 つ設けた場合について、図 1 3 を用いて説明する。区間数、及び各区間における補正式はこれに限るものではない。

## 【 0 0 3 9 】

各ブロックのマーカ信号として入力値 X とアンプ出力値 Y とを用いて、プロ

ックAに関しては  $(0, Y_{osa}), (X_1, Y_{1a}), (X_2, Y_{2a}), (X_3, Y_{3a}), (X_4, Y_{4a})$  が、ブロックBに関しては  $(0, Y_{osb}), (X_1, Y_{1b}), (X_2, Y_{2b}), (X_3, Y_{3b}), (X_4, Y_{4b})$  がそれぞれマーカースignalメモリ 301内のテーブル(図示せず)にメモリされる。ここで  $X_1, X_2, X_3, X_4$  はそれぞれ実際測定した電荷量、あるいは電圧でも良く、それに準じた任意の値でも良い。水平CCD110~113から出力された画像信号に対して、各々下記補正が施される。

## 【0040】

ブロックAからの出力Yは、

区間  $0 < Y < Y_{1a}$  において;

$$(Y - Y_{osa}) \times \{X_1 / (Y_{1a} - Y_{osa})\} \times \alpha$$

区間  $Y_{1a} < Y < Y_{2a}$  において;

$$(Y - Y_{1a}) \times \{(X_2 - X_1) / (Y_{2a} - Y_{1a})\} \times \alpha + \alpha X_1$$

区間  $Y_{2a} < Y < Y_{3a}$  において;

$$(Y - Y_{2a}) \times \{(X_3 - X_2) / (Y_{3a} - Y_{2a})\} \times \alpha + \alpha X_2$$

と、補正回路302で補正を受ける。

## 【0041】

一方、ブロックBからの出力Yは、

区間  $0 < Y < Y_{1b}$  において;

$$(Y - Y_{osb}) \times \{X_1 / (Y_{1b} - Y_{osb})\} \times \alpha$$

区間  $Y_{1b} < Y < Y_{2b}$  において;

$$(Y - Y_{1b}) \times \{(X_2 - X_1) / (Y_{2b} - Y_{1b})\} \times \alpha + \alpha X_1$$

区間  $Y_{2b} < Y < Y_{3b}$  において;

$$(Y - Y_{2b}) \times \{(X_3 - X_2) / (Y_{3b} - Y_{2b})\} \times \alpha + \alpha X_2$$

と、補正回路302で補正を受ける。このようにして得られた信号は画像合成回路303を経て、画像出力304とされる。

## 【0042】

## 【発明の効果】

以上のように本発明により、並列読み出しの読み出しアンプ間のばらつきが補



正用マーカ信号の利用で容易に改善できる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態に係る固体撮像装置の構成を示す平面図である。

【図 2】

図 1 中の読み出しアンプの等価回路図である。

【図 3 A】

図 1 中のマーカ電荷蓄積部の 1 相ゲートを拡大して示す平面図である。

【図 3 B】

図 3 A のゲート上に形成された他の 2 相のゲートを示す平面図である。

【図 3 C】

図 3 B のゲート上に形成された更に他の 1 相のゲートを示す平面図である。

【図 4】

図 1 の固体撮像装置におけるマーカ信号生成方法を説明するためのタイミングチャート図である。

【図 5 A】

図 4 に対応した垂直 CCD 内のポテンシャル図である。

【図 5 B】

図 5 A に続くポテンシャル図である。

【図 6】

本発明の第 2 の実施形態に係る固体撮像装置の垂直 CCD 内のポテンシャル図である。

【図 7】

図 6 の固体撮像装置で生成される複数のマーカ信号の出力特性図である。

【図 8】

図 6 の固体撮像装置におけるマーカ信号生成方法を説明するためのタイミングチャート図である。

【図 9 A】

図 8 に対応した垂直 CCD 内のポテンシャル図である。

【図 9 B】

図 9 A に続くポテンシャル図である。

【図 1 0】

本発明の第 3 の実施形態に係る固体撮像装置の垂直 CCD 内のポテンシャル図である。

【図 1 1】

本発明の第 4 の実施形態に係る固体撮像装置のマーカースignal生成部と撮像部と境界付近の構成を示す平面図である。

【図 1 2】

本発明の第 5 の実施形態に係る固体撮像装置の構成を示すブロック図である。

【図 1 3】

図 1 2 の固体撮像装置における信号補正方法を示す図である。

【符号の説明】

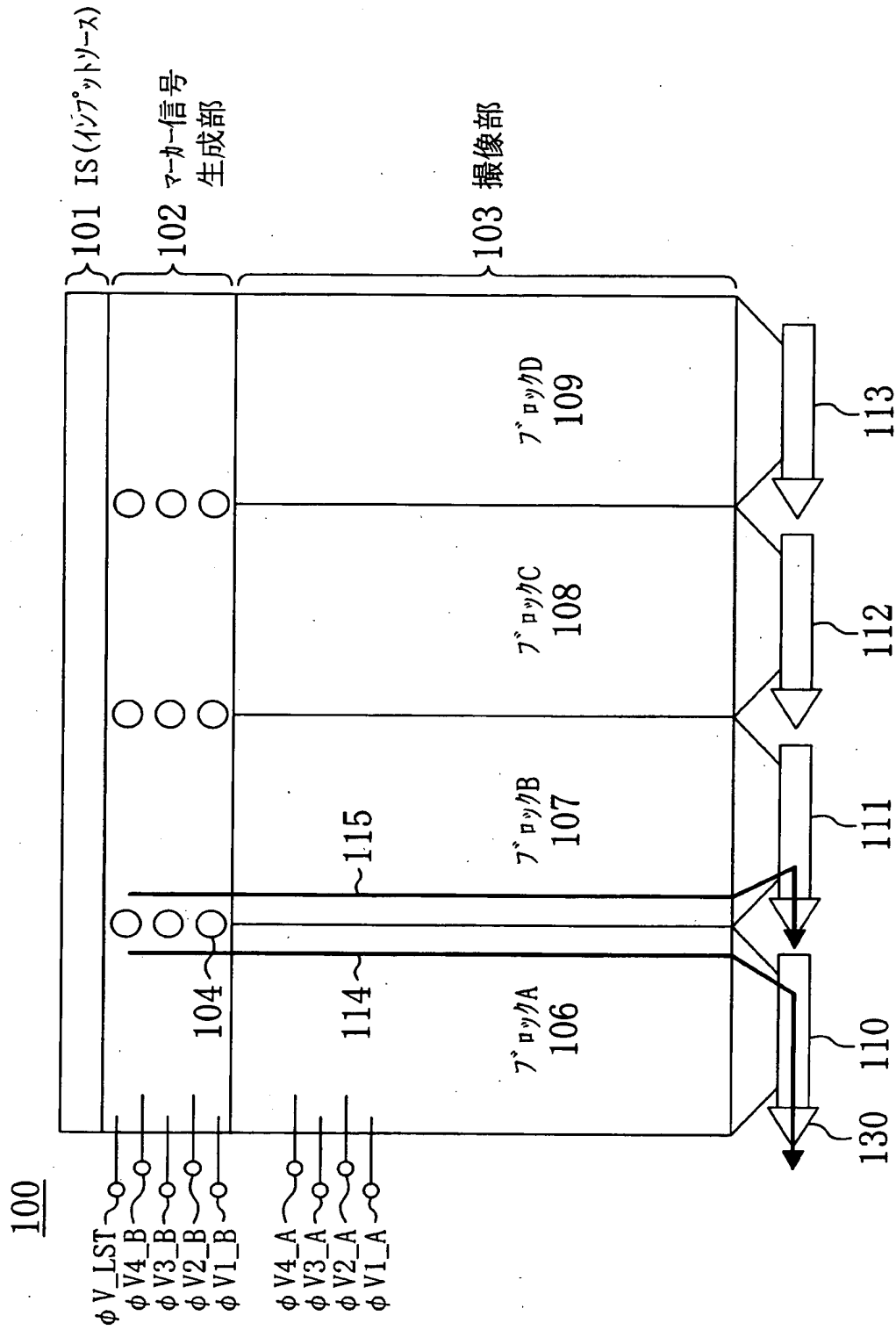
- 1 0 0 固体撮像素子
- 1 0 1 インพุットソース
- 1 0 2 マーカースignal生成部
- 1 0 3 撮像部
- 1 0 4 マーカースignal電荷蓄積部
- 1 0 6 ブロック A
- 1 0 7 ブロック B
- 1 0 8 ブロック C
- 1 0 9 ブロック D
- 1 1 0 ~ 1 1 3 水平 CCD
- 1 1 4, 1 1 5 垂直 CCD
- 1 3 0 読み出しアンプ
- 1 3 1 検出容量
- 1 3 2 浮遊容量
- 1 3 3 ドライブトランジスタ
- 1 3 4 負荷トランジスタ

- 1 3 5 ゲート電圧
- 1 3 6 入力端子
- 1 3 7 出力端子
- 1 4 0 遮光部
- 2 0 1 ~ 2 0 4 垂直 CCD
- 3 0 1 マーカ信号メモリ
- 3 0 2 補正回路
- 3 0 3 画像合成回路
- 3 0 4 画像出力

【書類名】

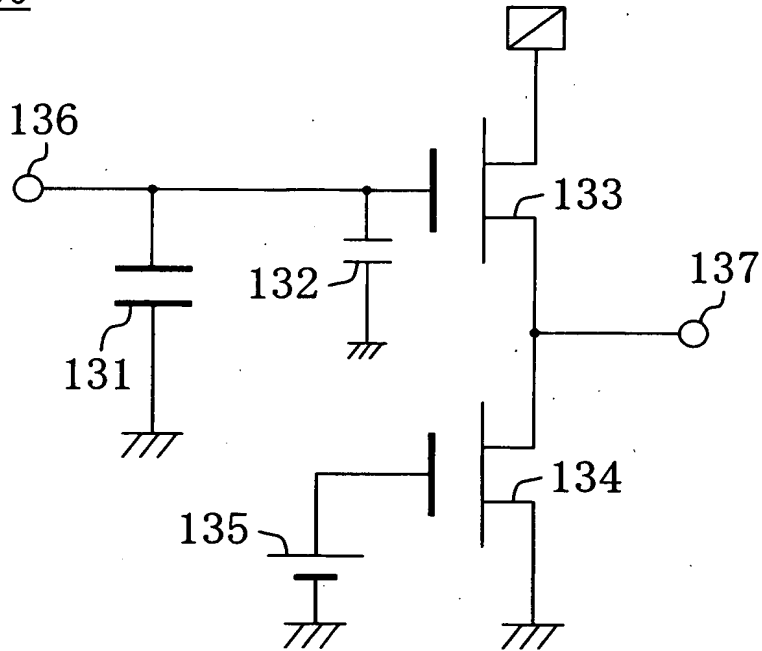
図面

【図 1】

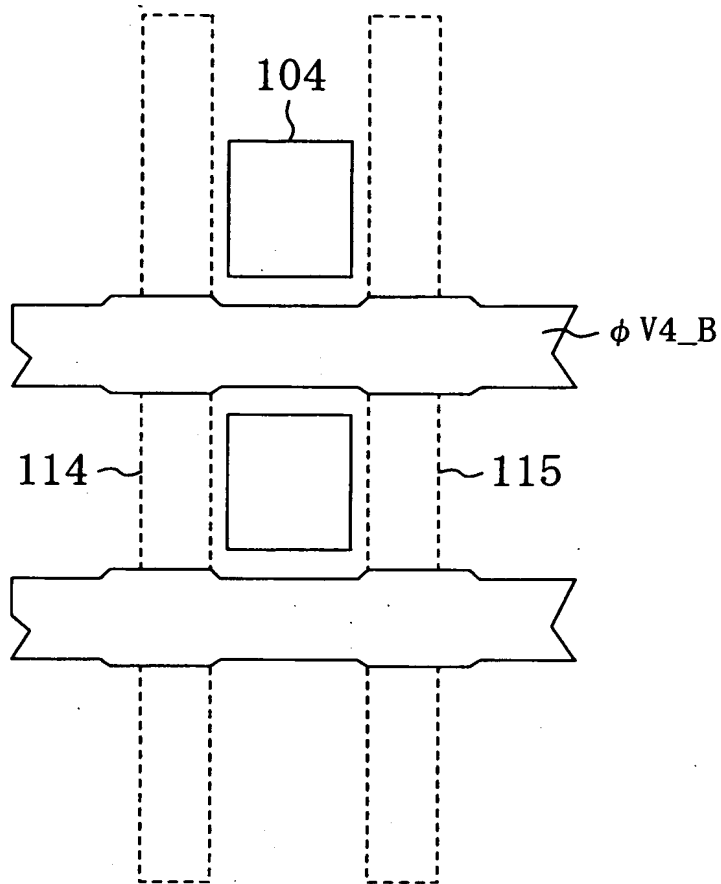


【図 2】

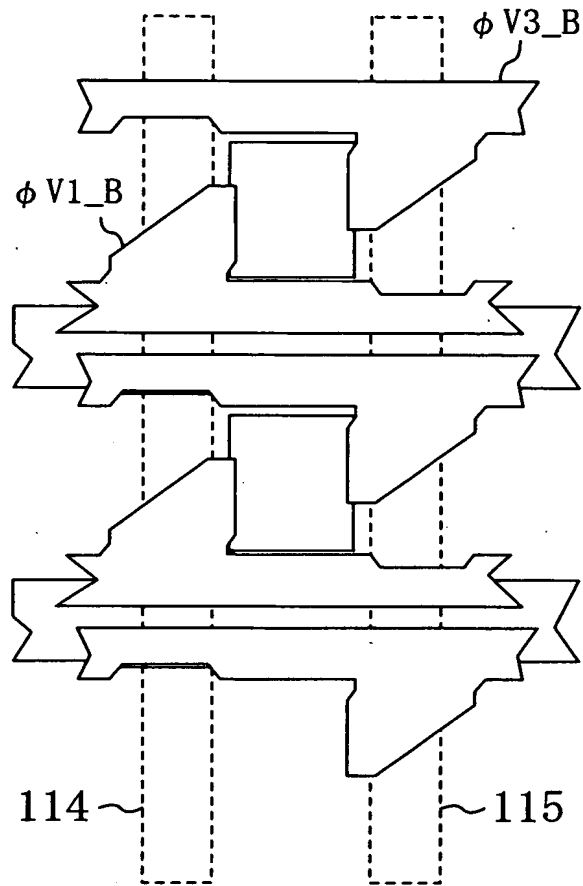
130



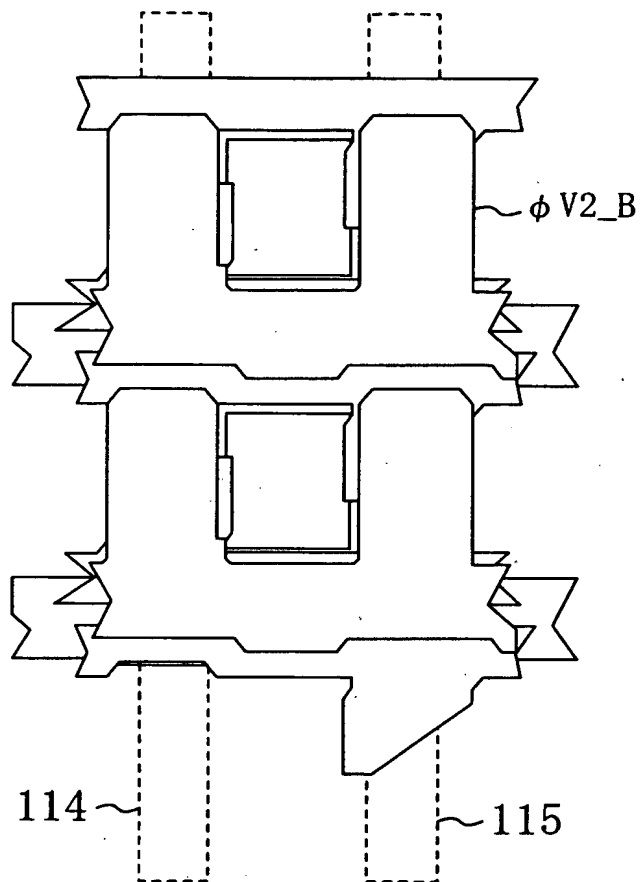
【図 3 A】



【図 3 B】

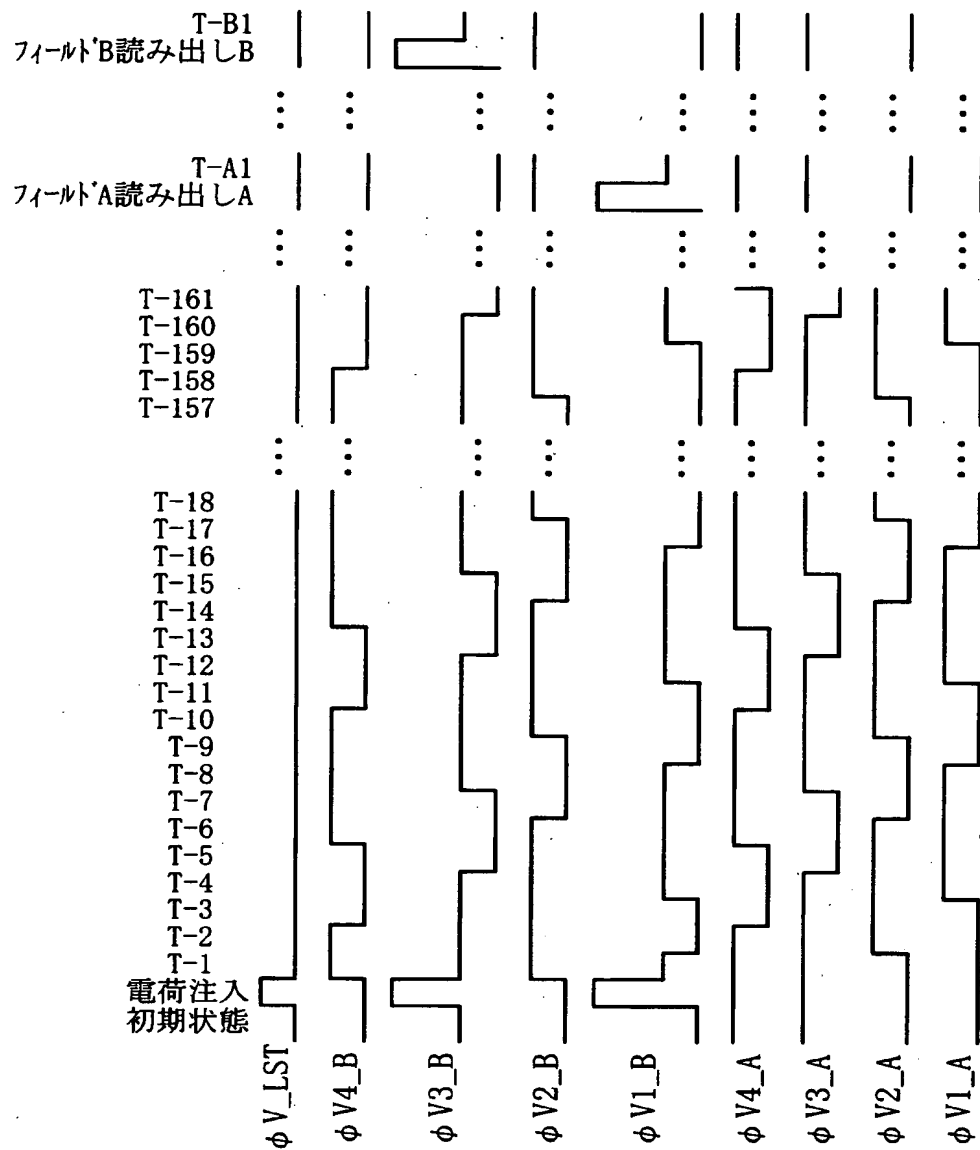


【図 3 C】

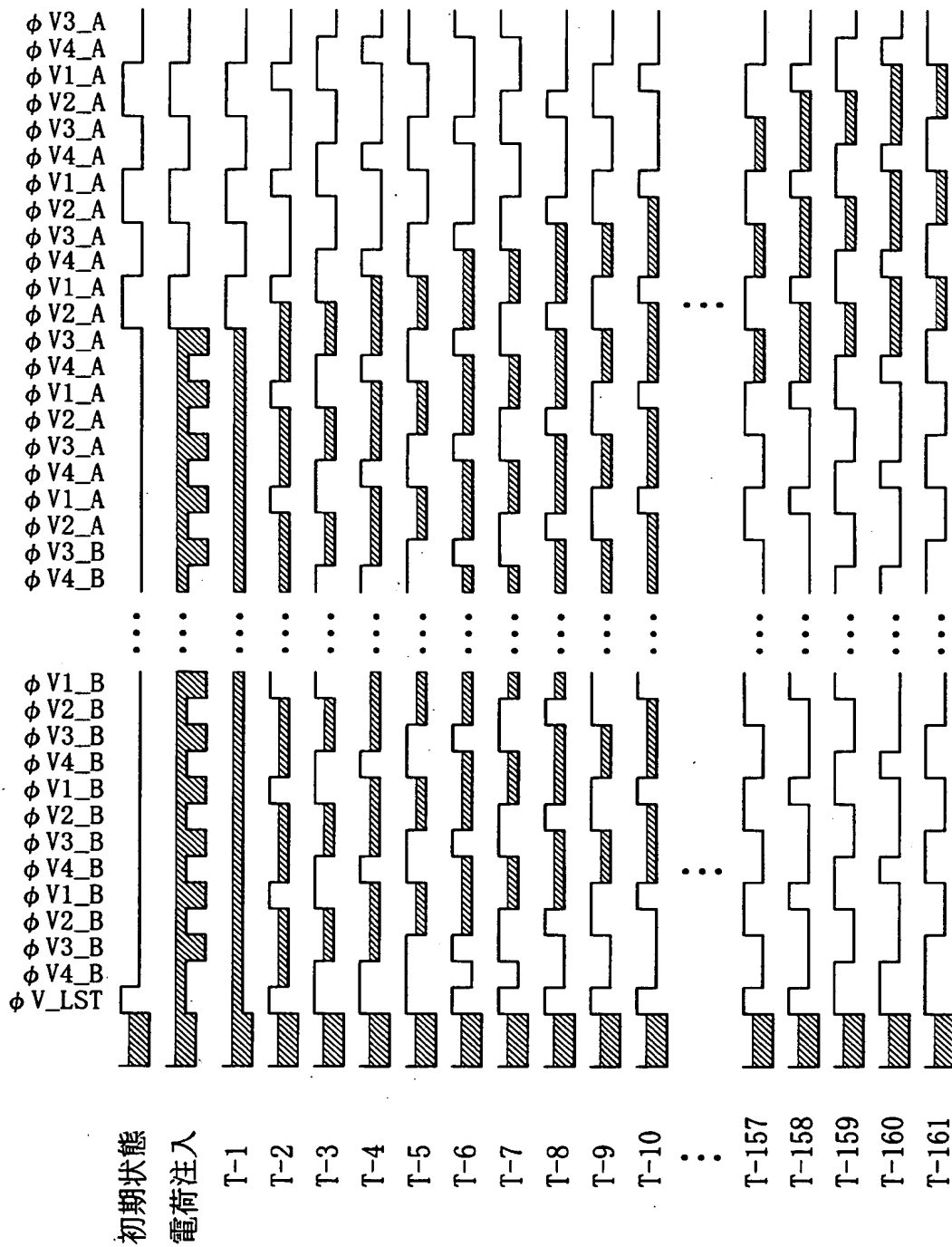




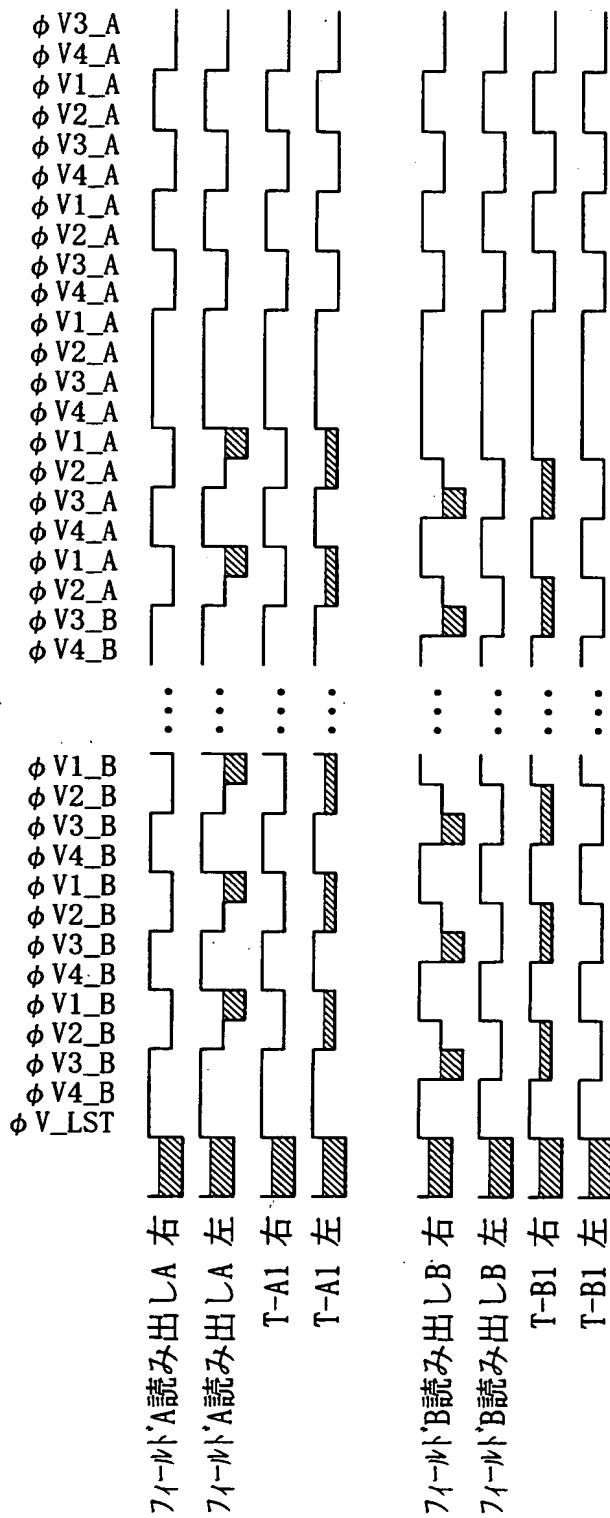
【図 4】



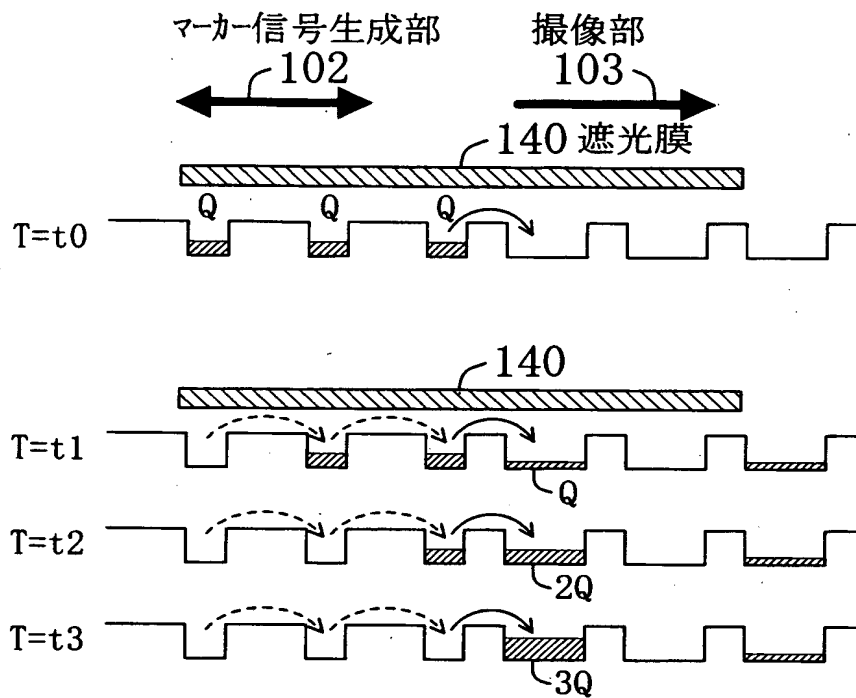
【図 5 A】



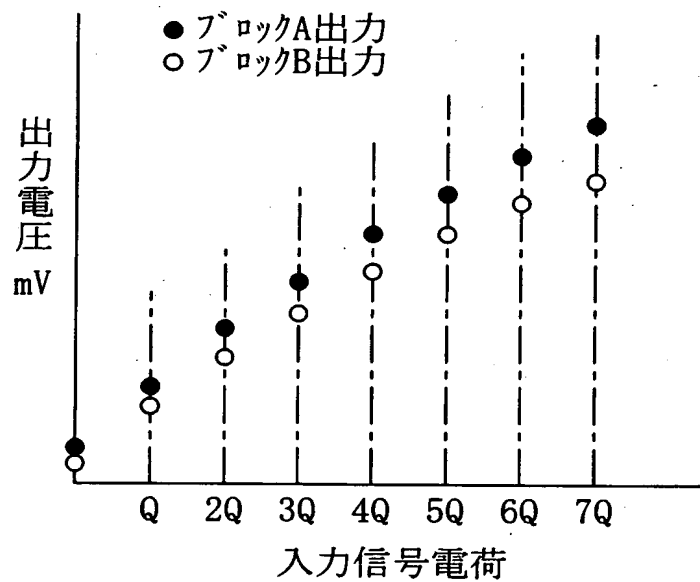
【図5B】



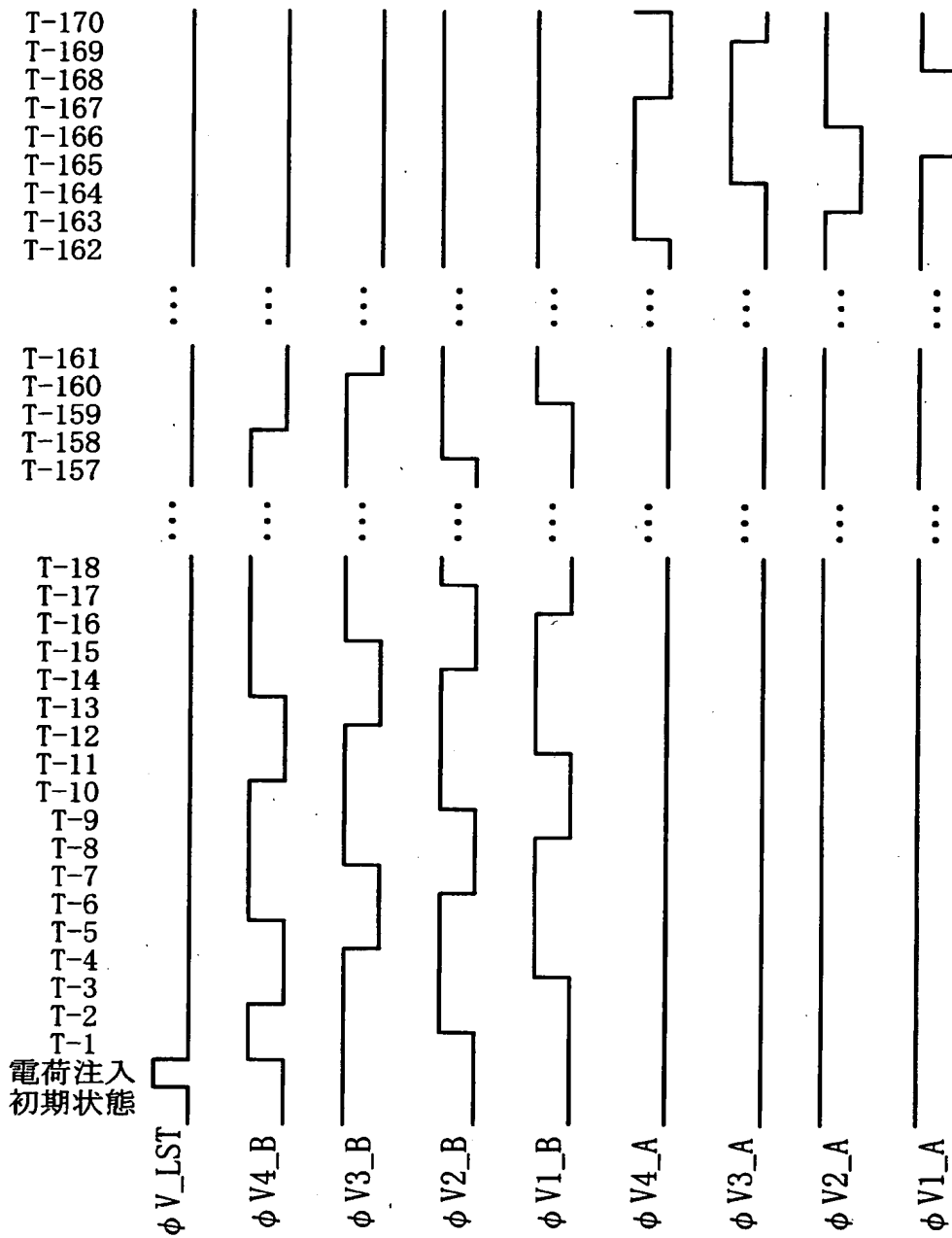
【図6】



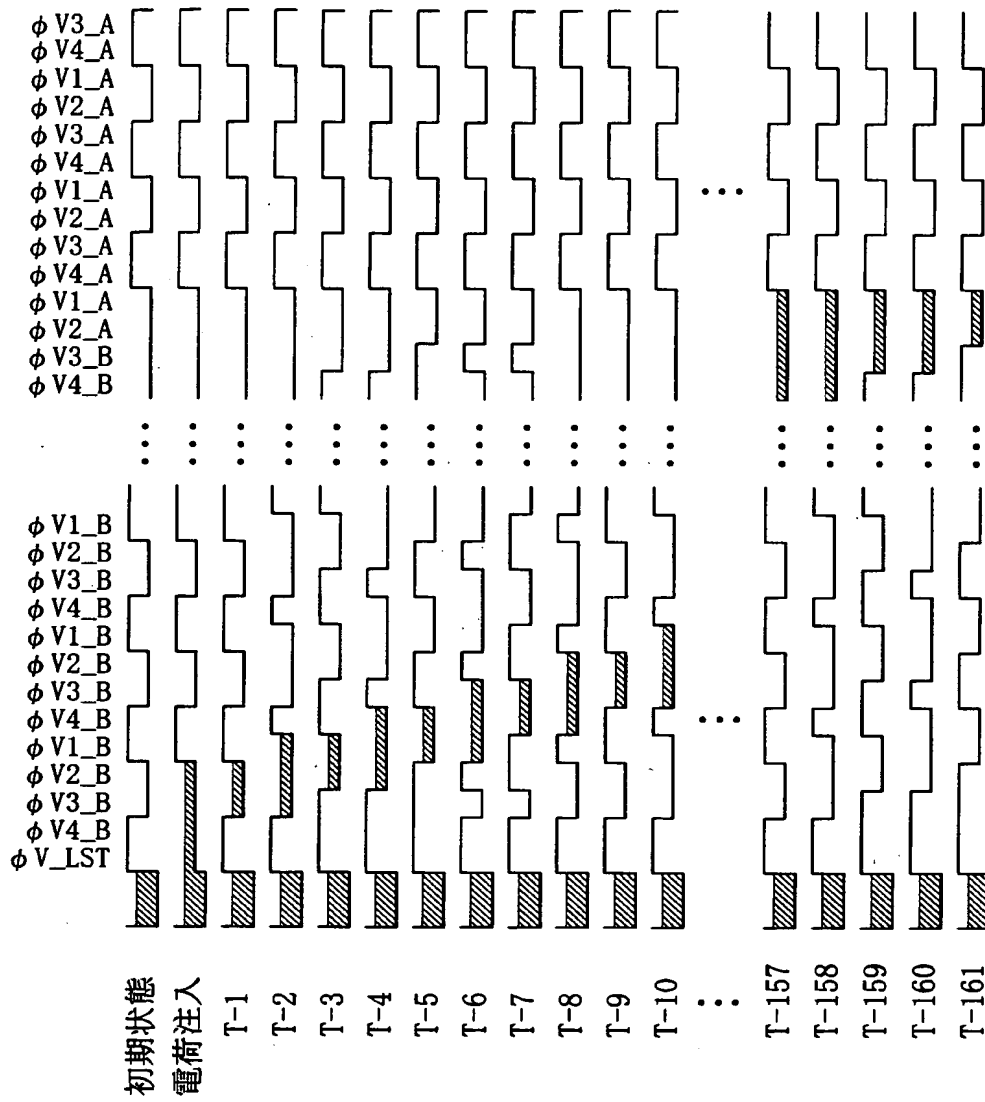
【図7】



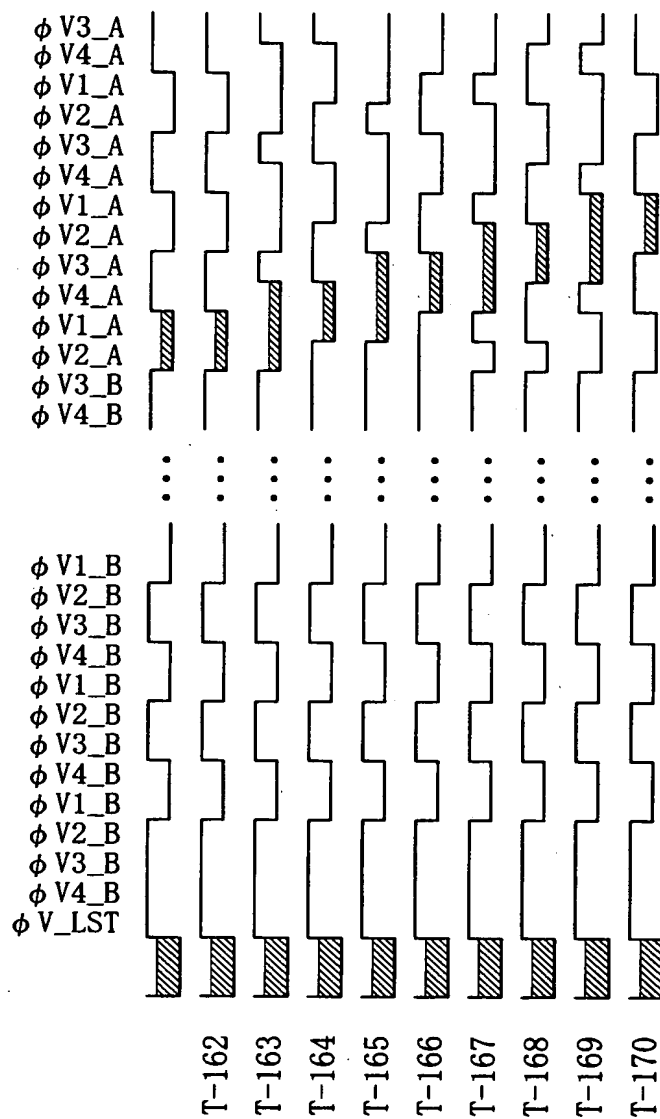
【図 8】



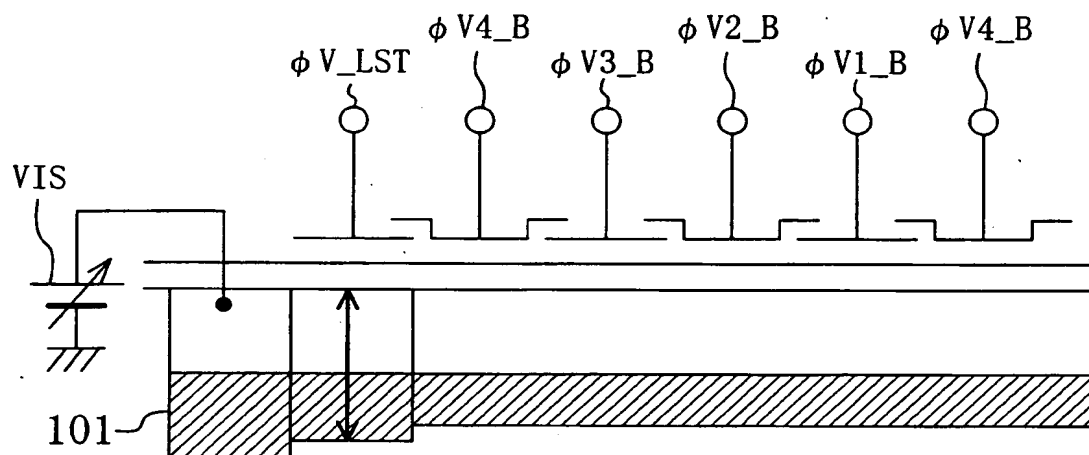
【図 9 A】



【図 9 B】

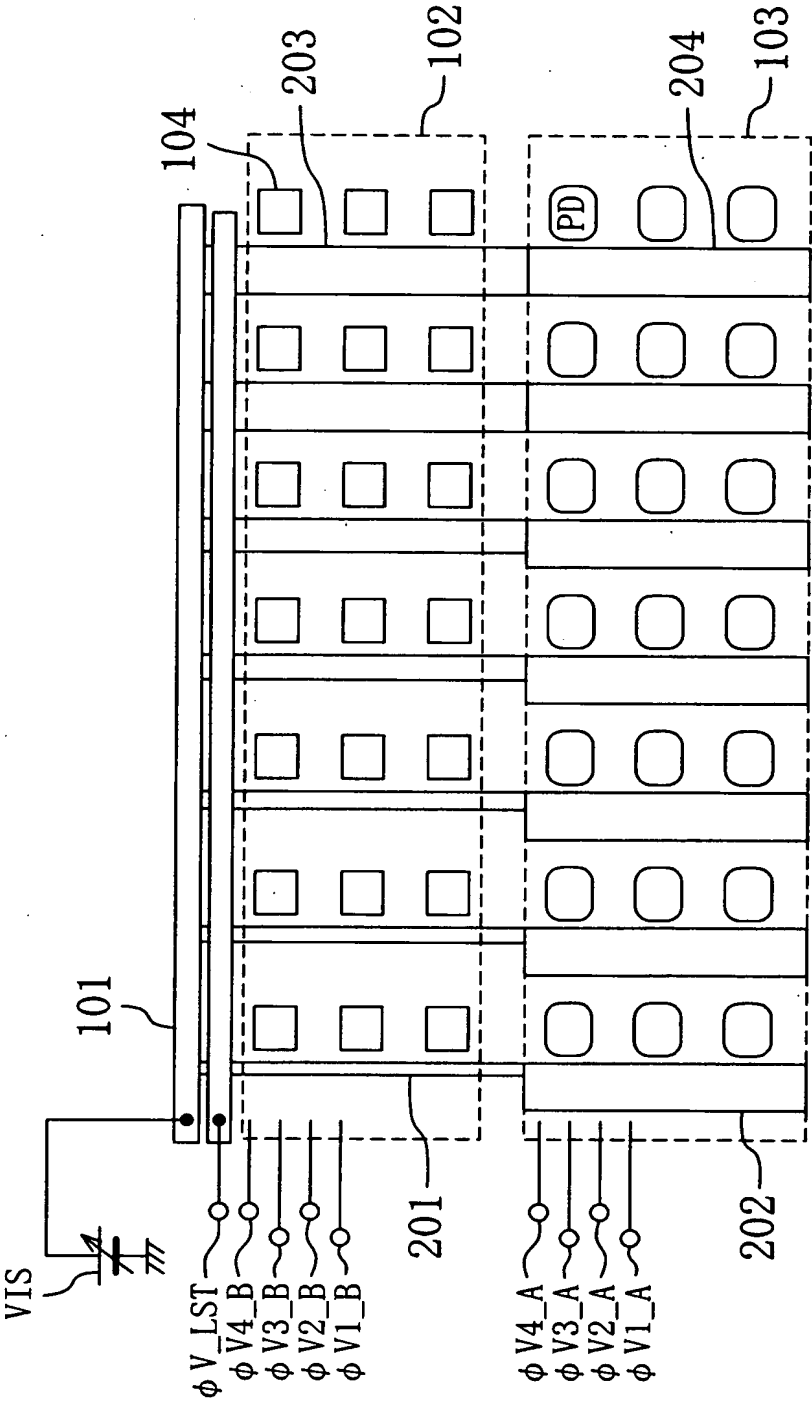


【図 1 0】

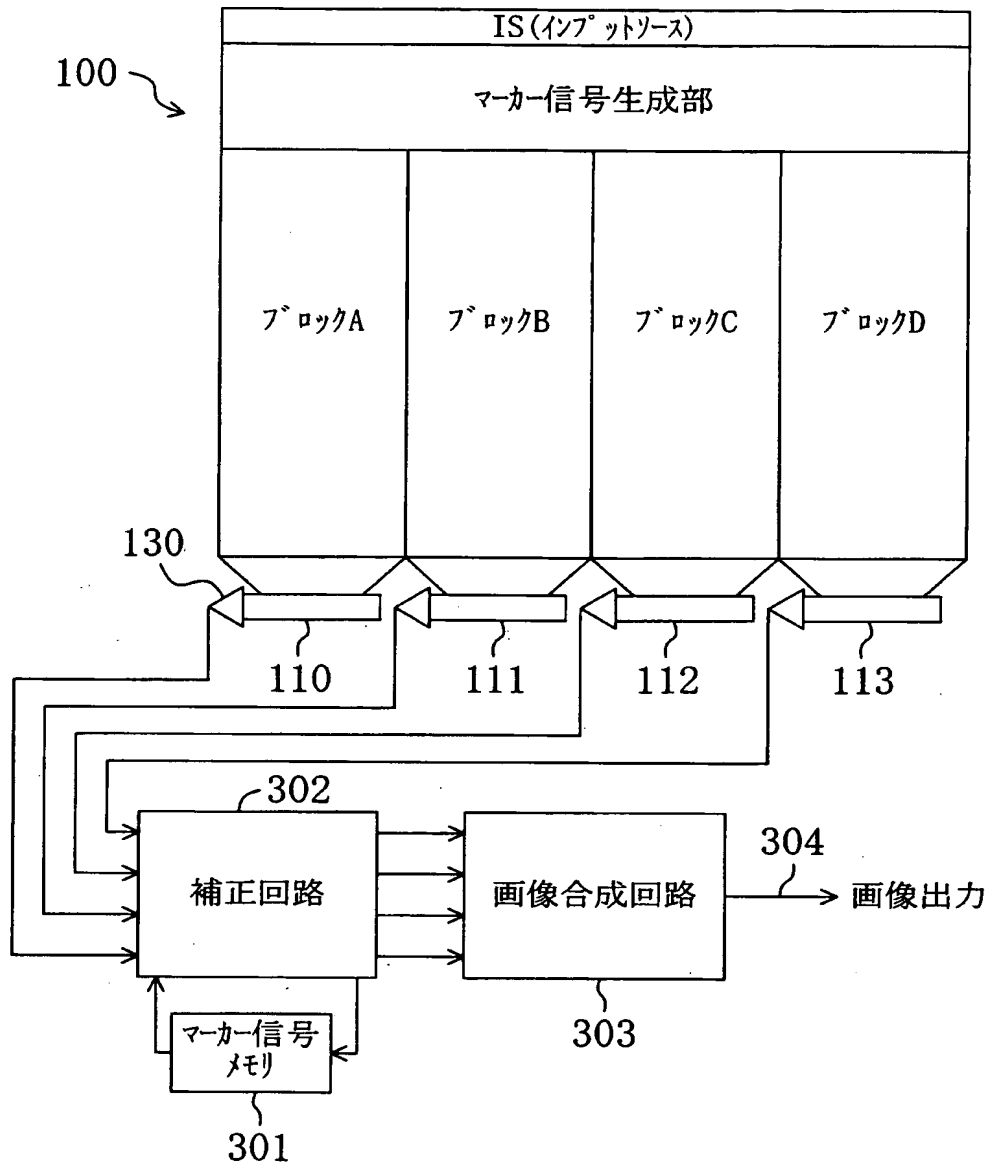




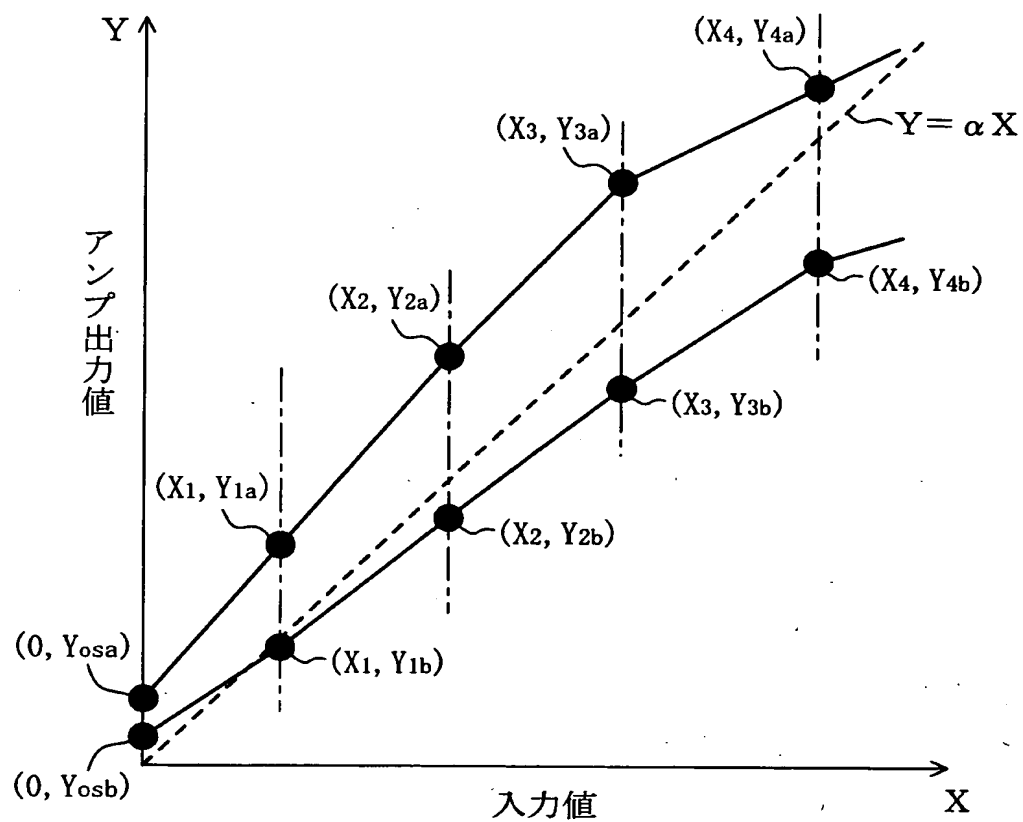
【図 1 1】



【図 12】



【図 13】



【書類名】 要約書

【要約】

【課題】 高解像度と高速読み出しの両立を図った固体撮像装置の出力特性を補正するための構造を提供する。

【解決手段】 短冊形にブロック分割された撮像部 1 0 3 と、ブロック毎の読み出しアンプ 1 3 0 とを備えた並列読み出し可能な固体撮像装置に、インプットソース 1 0 1 と、読み出しアンプ 1 3 0 の出力補正用のマーカースignalを生成するためのマーカースignal生成部 1 0 2 とを更に設ける。マーカースignal生成部 1 0 2 は、インプットソース 1 0 1 の電位に応じた量の電荷を蓄積するためのキャパシタで構成されたマーカースignal電荷蓄積部 1 0 4 を有する。マーカースignal生成部 1 0 2 で生成した同一電荷量のマーカースignalを、互いに隣接する 2 ブロックの各々の垂直 CCD 1 1 4, 1 1 5、水平 CCD 1 1 0, 1 1 1 及び読み出しアンプ 1 3 0 を順次介して読み出す。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005821]

|          |                  |
|----------|------------------|
| 1. 変更年月日 | 1990年 8月28日      |
| [変更理由]   | 新規登録             |
| 住 所      | 大阪府門真市大字門真1006番地 |
| 氏 名      | 松下電器産業株式会社       |